

μ-COMP DDP-516 DIGITALER ALLZWECKRECHNER

416/516

16K	#37800	#44800	
110	1200	1200	Typewriter (opt \$3900)
	33900	33900	card R/P
	24000	24000	Print.
	50000	50000	Disk (2x) rewrites

Honeywell



COMPUTER CONTROL DIVISION

BESONDERE MERKMALE

Parallele Maschinenorganisation
16-Bit-Wort, Zweier-Komplement-Arithmetik
Zwei arithmetische Register
0,96 μ s Kernspeicherzykluszeit
Kernspeicher für 4096 Worte als
Mindestausstattung
Kernspeichererweiterung auf 32 768 Worte
16 384 Worte je Standardgehäuse
Festverdrahtetes Indexregister
Mehrstufige indirekte Adressierung
Indexierung
Große Kernspeichersektoren für maximale
Ausnutzung
Direkte Adressierung des gesamten Kernspeichers
durch sektorunabhängige Software
Einfaches Befehlsformat, umfassender
Befehlskatalog
Ausführungszeit für die meisten Befehle: 1,92 μ s
Befehlsvorrat: 3fach-vergleichen, Kernspeicher-
inhalt erhöhen und überspringen, Kernspeicher-
und Akkumulatorinhalt austauschen
Leistungsfähige Verschiebefehle, umfassende
Verzweigungsbedingungen
Befehle zur Byte-Verarbeitung
Multiplizieren in 5,28 μ s
Zusätzliche Hardwarelogik für doppelte
Genauigkeit
Zusätzliche Speicherschutzeinrichtung
Zusätzliche Kernspeicherparitätsprüfung
Zusätzliche Echtzeituhr
Ein/Ausgabe für Echtzeitsysteme
Vorrangunterbrechung – Standard
Vorrangunterbrechungen erweiterbar auf
49 Leitungen

Unterbrechung bei Spannungsausfall – Standard
Einzel gepufferte E/A-Einheiten
E/A-Befehle zur Auswahl und Prüfung des
peripheren Geräts sowie zur Datenübertragung
Keine Wartezeiten bei der Ein/Ausgabe
Flexibles Vorrangsystem mit vom Programm
vorgegebenen Masken
Direkte Multiplexsteuerung (DMC), Zusatz für
wirtschaftliche Ein/Ausgabe im Time-Sharing-
Verfahren
Zusatz für direkten Speicherzugriff für
Datenübertragung im MHz-Bereich
Wahlweise Fernschreiber ASR-33 oder ASR-35
Programmkompatibilität mit DDP-116
Software in über 100 Anlagen ausgetestet
Assembler für einfachen oder doppelten
Durchlauf
Sektorunabhängige Laderoutine
Bootstrap-Laderoutine in geschützten Speicher-
stellen
Fest- und Gleitkomma-Routinen
Echtzeit-Monitor-Programm (RTM)
ASA-FORTRAN IV
Kompaktbauweise
Abnehmbares Programmierpult
Leichte Wartung durch Zugang von vorne
Einschübe in Modulbauweise zur
Anlagenerweiterung
Integrierte Rechnerbausteine auch einzeln zum
Aufbau von Systemen erhältlich
Mittlere ausfallfreie Betriebszeit
(MTBF) : 4000 Stunden
Keine Klimatisierung notwendig
Einbau in normales 19-Zoll-Gestell möglich

EINFÜHRUNG

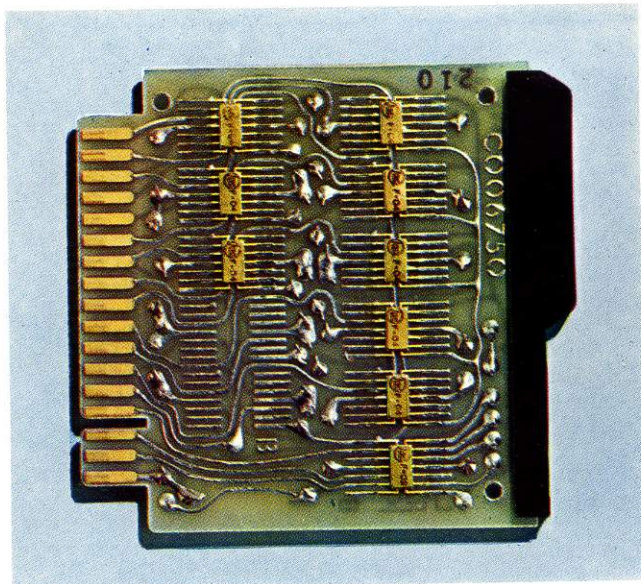
Neuer 16-Bit-Vielzweckrechner in integrierter Bauweise

Der μ -COMP DDP-516 ist ein digitaler Vielzweck-Rechner der dritten Generation. Hervorgegangen aus der voll kompatiblen Systemreihe der Computer Control Company (3C), weist er in bezug auf Geschwindigkeit, Elektronik und Software völlig neue Leistungsmerkmale auf.

Der Käufer eines DDP-516 erhält ein System, das aus 12-jähriger Erfahrung auf dem Gebiet der Digitalrechentechnik hervorging; für das Programmier- und Wartungsschulung von Fachleuten durchgeführt werden und für das durch Austausch von Informationen innerhalb der Anwendergruppe immer neue Erfahrungen und Ideen zur Verfügung stehen.

Durch den Anschluß der 3C-Company an die Firma HONEYWELL kommt dem Kunden auch die Erfahrung dieser Großfirma auf dem Gebiet der Meß- und Regelungstechnik zugute. Bereits seit über 8 Jahren sind HONEYWELL-Prozeßrechner in allen Bereichen der Industrie und Forschung im Einsatz. Mit der Eingliederung der 3C-Company in den HONEYWELL-Konzern entstand somit eine leistungsfähige „Computer Control Division“, die Rechner für alle Gebiete der Technik und der Wissenschaft anbieten kann.

ERFAHRUNGEN



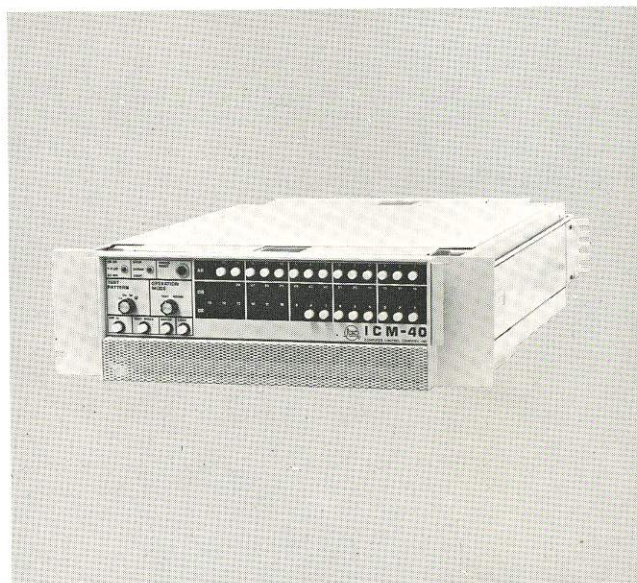
Die 3C gilt seit über zwölf Jahren als Schrittmacher auf dem Gebiet der Digitalrechner und ist einer der führenden Hersteller von Digitalbausteinen, Kernspeichern und Vielweckrechnern, denen das Baukastenprinzip zugrunde lag.

3C gehörte zu den ersten Firmen, die erkannten, daß in der integrierten Schaltungstechnik der Schlüssel für zukünftiges Wachstum liegt. In zweijähriger intensiver Forschung entwickelte die Gesellschaft als erste eine vollständige Reihe digitaler Bausteine in integrierter Schaltungstechnik und einen kommerziellen Digitalrechner derselben Bauweise.

Diese technologische Konzentration, verbunden mit den Erkenntnissen aus der Entwicklung der 16-Bit-Hardware und einer leistungsfähigen Software, sind zusammen mit den weltweiten Erfahrungen der Firma HONEYWELL die maßgeblichen Faktoren dafür, daß der Kunde mit dem DDP-516 eine Anlage erhält, die durch ihr Preis-/Leistungsverhältnis besonders hervorsticht.

μ -PAC-Integrierte Schaltkreise — Als Ergebnis der im betriebseigenen Labor durchgeführten Forschungen erreichte CCD eine Spitzenstellung in der Konstruktion, Entwicklung und Anwendung monolithisch integrierter Schaltkreise. Hohe Zuverlässigkeit, niedrige Kosten pro logische Funktion und einfache Wartung gehören zu den hervorstehenden Merkmalen eines mit μ -PACs ausgerüsteten DDP-516.

CCD verfügt über langjährige Erfahrungen mit Digitalbausteinen, auf deren Grundlage der Rechner DDP-516 entwickelt wurde. Die Bestimmung der logischen Leistungsfähigkeit und der Entwurf der Schaltungen für die monolithisch integrierten Schaltkreise μ PAC, wurde von hervorragenden Fachingenieuren ausgearbeitet. Zur Erlangung optimaler System-Zuverlässigkeit wurde besonderer Wert auf genaue Berechnung der Schalt-



kreise, Komponenten und Toleranzen, Grenzwerte, Wärmeableitung sowie der Leistungsmerkmale gelegt.

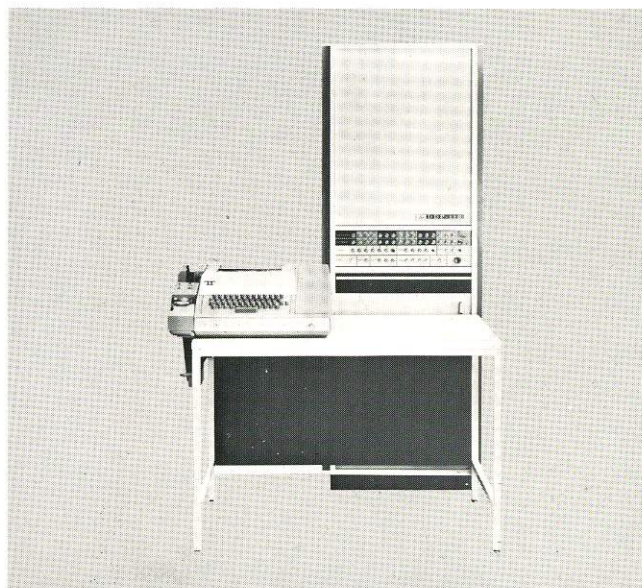
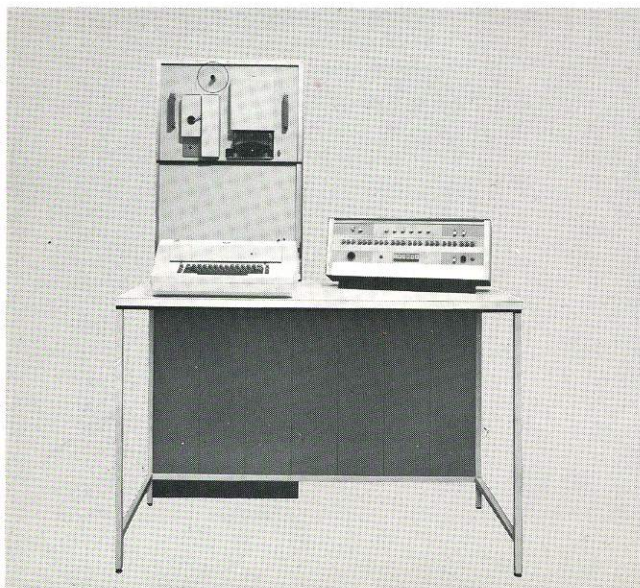
Der DDP-516 erreicht eine mittlere ausfallfreie Betriebszeit von 4000 Stunden. (Meantime between failure = Mittlere Betriebszeit zwischen zwei Fehlern.) Folgende Vorteile tragen wesentlich zur Zuverlässigkeit der μ -PAC-Bauweise bei:

1. Weniger Grenzflächen bei den Halbleiterelementen, dadurch weniger interne Schweißverbindungen;
2. Weniger Einzelverbindungen;
3. Weniger Halbleiterbausteine pro Schaltkreis;
4. Weniger Abweichungen zwischen den einzelnen integrierten Schaltkreisen;
5. Leichteres Auffinden defekter Schaltkreise.

Bei sämtlichen, im DDP-516 verarbeiteten Hybrid-Schaltkreisen handelt es sich um Standard- μ -PAC-Bausteine mit stabilen Einzel-Komponenten hoher Qualität. Alle Halbleiter bestehen aus Silizium. Die parallele Organisation der Maschine gestattet die Verwendung mittelschneller Schaltkreise mit großem Leistungsbereich. Alle verwendeten Teile werden beim Hersteller genauen Gütekontrollen und Prüfungen unterzogen.

Kernspeicher — Das μ -STORE-ICM-40-Speichersystem bildet das Kernstück des DDP-516. Dieser mit hoher Geschwindigkeit arbeitende Speicher ist in einer Reihe von Systemen einschließlich des DDP-124-Vielweckrechners erprobt und getestet worden. Es werden durchweg μ -PAC-Bausteine verwendet. Außer der Verwendung in ihren Rechnern bietet die CCD den ICM-40 auch als Standardprodukt an.

Hierdurch gewann HONEYWELL wichtige Erfahrungen im Einsatz und in der Wartung von Systemen mit integrierten Schaltkreisen, die für die Konzeption und den Bau von nachfolgenden Rechnern von Vorteil waren.



DDP-124 – Dieser Vielzweckrechner – Wortlänge 24 Bit – wurde 1965 auf den Markt gebracht und war der erste Rechner mit integrierten Schaltkreisen.

Der DDP-516 hat den gleichen Aufbau wie der DDP-124: automatisch verdrahtete, senkrecht installierte und schwenkbare Steckrahmen, die einen bequemen Zugang zu den Bauelementen und Verdrahtungen ermöglichen, eingebaute Ventilatoren, Kabel und Stecker für den Anschluß von Verbindungseinheiten oder für allgemeine Erweiterungen, die gleiche μ -PAC-Logik und den gleichen ICM-Kernspeicher. Die bewährte Fertigungstechnik garantiert prompte Lieferung und zuverlässige Leistung des DDP-516.

DDP-116 – 3C stellte ihre Führungsrolle im Computer-Geschäft mit der Konstruktion des ersten 16-Bit-Echtzeitrechners unter Beweis – mit dem DDP-116. Mit diesem Computer, der als erster seiner Art angekündigt und auf den Markt gebracht wurde, hat man in mehr als hundert Auslieferungen an die Industrie, Armee, Forschung und andere ähnliche, mit Echtzeitverfahren arbeitende Institutionen wertvolle Erfahrungen gewonnen, so daß Schwierigkeiten in der Software längst nicht mehr auftreten. Die Benutzerorganisation (CAP) für gemeinsame Erstellung und Benutzung von Programmierungshilfen wächst ständig. Methoden zur Qualitätsprüfung wurden entwickelt, um den Kunden einwandfreie und präzise Software-Routinen für die jeweilig vorhandene Maschinenausrüstung zu liefern. Die Zuverlässigkeit der Hardware- und Software-Funktionen ist ebenfalls durch Jahre hindurch erwiesen.

Der DDP-516 ist programmkompatibel mit dem DDP-116, so daß die Software für den DDP-516 bis ins Detail ausgetestet und unverzüglich lieferbar ist. Zusätzlich steht dem Kunden die allgemeine Programmbibliothek zur Verfügung.

ALLGEMEINE BESCHREIBUNG



Der DDP-516 ist ein preiswerter und dabei leistungsstarker 16-Bit-Vielzweckrechner. Die Kernspeicherkapazität beträgt in der Standardausführung 4096 Worte (ausbaufähig bis auf 32 768 Worte) mit einer Zykluszeit von 0,96 μ s. Äußerst hohe Rechen- und Ein/Ausgabegeschwindigkeiten machen den DDP-516 zu einem idealen Instrument für die Bearbeitung von Echtzeitproblemen in „on-line-Systemen.“

Die Modul-Bauweise sowie die flexible Ein-/Ausgabe-Struktur und das umfassende Befehlsrepertoire gestatten eine vielseitige Verwendbarkeit dieses Rechners, besonders in den Fällen, bei denen der Schwerpunkt auf Echtzeitverarbeitung liegt.

Zu den allgemeinen Kennzeichen dieses Rechners gehören: Parallele Maschinenorganisation, Indexierung, mehrstufige indirekte Adressierung, eine flexible Ein-/Ausgabe-Struktur, ein umfassender Befehlskatalog mit 72 Befehlen sowie anpassungsfähige Logik für einfache Systemerweiterung.

Alle zusätzlichen Einrichtungen sind als steckbare Einschübe ausgelegt, um die Anlage mit einem Minimum an Kosten auf die Wünsche des Kunden abstimmen zu können.

Sektorunabhängige Adressierung als wichtiger Bestandteil der Software — verschafft dem Programmierer die Möglichkeit, ohne Rücksicht auf Sektorgrenzen, den gesamten Kernspeicher direkt zu adressieren. Die Standard-Hardware des DDP-516 gestattet die direkte Adressierung von 1024 Worten im Kernspeicher mit einem einzigen Befehl. Diese Möglichkeit wird durch eine sektorunabhängige Software erweitert, die indirekte Adreßverbindungen herstellt, wenn Sektorgrenzen überschritten werden sollen. Überflüssige Verbindungen werden nicht erzeugt. Daher wird ein in der Assemblersprache geschriebenes Programm im allgemeinen mehr zu empfehlen sein als ein Programm, bei dem auf indirekte Adreßverbindungen geachtet werden muß.

Die DDP-516-Software umfaßt folgende auf dem DDP-116 getestete Programme: Hilfs-, arithmetische, Ein-/

Ausgabe und Fehlersuchroutinen (COP für DDP-516). DAP-16, das Assemblerprogramm für den DDP-516, kann die Assemblierung je nach Angabe durch den Bediener in ein oder zwei Durchläufen für dasselbe Ursprungsprogramm durchführen. Die Assemblierung in einem Durchlauf wird vornehmlich bei Anlagen, die lediglich über die Grundausrüstung verfügen, durchgeführt, während die Zwei-Phasen-Umwandlung bei Anlagen mit sehr schnellen Eingabeeinheiten vorgenommen wird, bei denen ein detaillierter Programmistenausdruck gewünscht wird. Sowohl bei der Ein- als auch bei der Zwei-Phasen-Assemblierung kann der Programmierer den gesamten, während der Verarbeitung des Ursprungsprogramms benötigten Kernspeicher mit Hilfe einer sektorunabhängigen Software direkt adressieren. Für Anlagen mit einem 8K-Kernspeicher kann FORTRAN unverzüglich geliefert werden. Es wurde als ASA FORTRAN IV auf dem DDP-116 erfolgreich getestet. Die ASA-FORTRAN-IV-Programme können gleichzeitig mit Echtzeit-Operationen unter Kontrolle des DDP-516-Echtzeitmonitors (RTM-DDP-516 Real-Time Monitor) laufen. Dieses Programm in Verbindung mit der Speicherschutzeinrichtung und der Vorrangunterbrechung erlaubt das Austesten von „off-line“ Programmen, ohne daß ein gleichzeitig laufendes „on-line“ Programm gestört wird.

Der DDP-516 befindet sich in einem kompakten Standardschrank von 97 cm Höhe. Das Programmierpult ist abnehmbar, so daß es für den Bediener leicht zugänglich ist. Im Standardgehäuse befinden sich drei vertikale Schwenkrahmen, die die Spannungsversorgung, die Zentraleinheit (mit ausreichendem Platz für zusätzliche Hardware) und den Kernspeicher ICM-40 enthalten. Eine Kernspeichererweiterung bis auf 16 384 Worte ist ohne Zusatzschrank möglich. Soll die Zentraleinheit in andere komplexe Systeme eingebaut werden, so sind in einem normalen 19-Zoll-Gestell nicht mehr als 92 cm vertikale Höhe erforderlich. Durch ausschwenkbare Konstruktion sind Moduln und Verdrahtungen bequem von der Vorderseite her zugänglich.

SPEZIFIKATION

Bauweise:

16-Bit, Parallele Maschinenorganisation
Zweierkomplement-Arithmetik
Ferritkernspeicher (4K-32K) mit wahlfreiem Zugriff
und Koinzidenzsteuerung
Einadreß-System mit mehrfacher, indirekter
Adressierung und Indexierung

Arbeitsgeschwindigkeit:

Kernspeicherzykluszeit	0,96 μ s
Addieren	1,92 μ s
Subtrahieren	1,92 μ s
Multiplizieren	5,28 μ s *
Dividieren	10,56 μ s *
Addieren mit doppelter Genauigkeit	2,88 μ s *
Ein-/Ausgabe eines Wortes	1,93 μ s *
Zeitmultiplex-Ein-/Ausgabe. 260 kHz mit DMC-Kanal *	
über 1 MHz mit DMA-Kanal *	

Spannungsversorgung:

1 KW bei 115 V Wechselstrom $\pm 10\%$, 60 ± 2 Hz
oder 220 V $\pm 10\%$, 50 $\pm 1,5$ Hz.

Standardmäßige Spannungsüberwachungseinrichtung.

Gewicht:

ca. 115 kg

Temperaturbereich

0°–45°C (32°–113° F)
(Zentraleinheit ohne Ein-/Ausgabeeinheiten)

Abmessungen

(ohne Programmierpult): 61 x 61 x 97 cm

Kühlung

Luftkühlung mit Ventilatoren über vorgeschaltete Filter.

*) Zusätzliche Hardware erforderlich

Signalpegel

Logisch NULL: 0 V Gleichspannung
Logisch EINS: +6 V Gleichspannung

Standard-Ein-/Ausgabeleitungen

10-Bit-Adreßschiene
16-Bit-Eingabeschiene
16-Bit-Ausgabeschiene
Vorrang-Unterbrechung
Externe Steuerungs- und Abfrageleitungen

Ein-/Ausgabe-Fernschreibeeinheit (ASR-33 oder ASR-35)

Drucken	10 Zeichen je Sekunde
Tastatur-Eingabe	10 Zeichen je Sekunde
Lochstreifen lesen	10 Zeichen je Sekunde
Lochstreifen stanzen	10 Zeichen je Sekunde
„Off-line“-Doppeln, -Vorbereiten und -Ausdrucken der Lochstreifen.	

Zusatzrüstung für die Zentraleinheit

Hardware-Hochgeschwindigkeitsarithmetik
(umfaßt Multiplizieren-, Dividieren, Normalisieren und mit doppelter Genauigkeit Laden, Speichern, Addieren und Subtrahieren
Kernspeicherparitätsprüfung
Echtzeituhr
Kernspeicherschutzeinrichtung

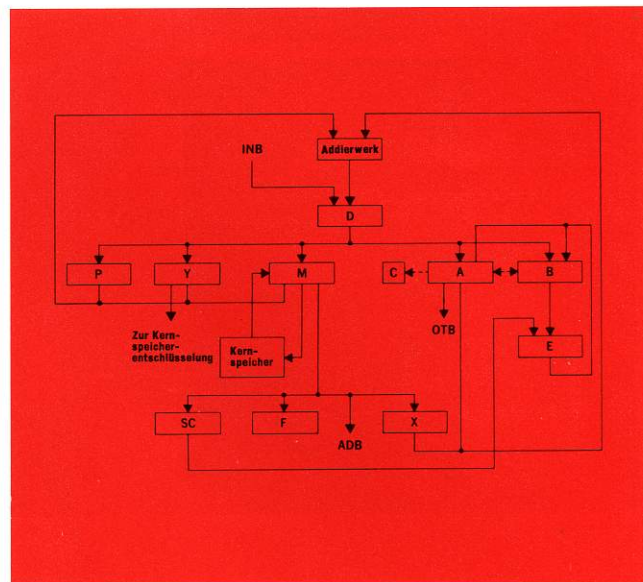
Ein-/Ausgabe-Zusatzeinrichtungen

Zusätzliche Vorrang-Unterbrechungen
Direkte Multiplex-Steuerung (DMC)
Direkter Speicherzugriff (DMA)
Parallele und parallel gepufferte Ein/Ausgabekanäle.

Periphere Zusatzeinrichtungen

Magnetbandtransport – 36 und 80 Zoll je Sek.
Großraumspeicher – 100-600 K-Worte
Zeilendrucker – 120 Spalten, 300 Zeilen je Min.
Lochstreifenleser – 300 Zeichen je Sek.
Lochstreifenstanzer – 110 Zeichen je Sek.
Kartenleser – 200 Karten je Min.

INTERNE ORGANISATION



A-Register (A) – 16-Bit-Register, das als Hauptrechenregister für die arithmetischen und logischen Funktionen des Rechners dient. Der Inhalt des A-Registers kann angezeigt und über das Programmpult manuell geändert werden.

B-Register (B) – 16-Bit-Register, das als Erweiterung zum Hauptrechenregister verwendet wird und die arithmetischen Operanden enthält, deren Länge ein Wort überschreitet. Der Inhalt des B-Registers kann angezeigt und manuell über das Programmierpult geändert werden.

Befehlsfolgeregister (Programm Counter, P) – Dieses Register enthält die Adresse des nächsten auszuführenden Befehls. Bei jeder Befehlsausführung erhöht sich der Inhalt des Befehlsfolgeregisters um Eins. Außerdem kann der Inhalt des Registers während der Ausführung bestimmter Befehle mehrmals erhöht werden. Das Register enthält 16 Bits; sein Inhalt kann angezeigt und manuell über das Programmierpult geändert werden.

Y-Register – 16-Bit-Register zur Adressierung des Kernspeichers. Der Inhalt des Kernspeicheradressenregisters kann angezeigt und über das Programmierpult manuell geändert werden.

E-Register (E) – 16-Bit-Register, das bei einer Verschiebung des B-Registers miteinbezogen wird.

D-Register (D) – 16-Bit-Register, das als Verteilungsregister dient.

Addierwerk – Führt grundlegende arithmetische Operationen (Addition und Subtraktion) aus und wird auch zur Datenübertragung verwendet.

F-Register (F) – 4-Bit-Register, das den Befehlscode speichert.

Ausgabeschiene (OTB) – 16 Übertragungsleitungen, über welche die Daten vom Rechner zu einer Ein-/Ausgabe-Einheit geleitet werden.

M-Register (M) – 16-Bit-Kernspeicherregister. Der Inhalt kann angezeigt und manuell über das Programmierpult der Zentraleinheit geändert werden.

Eingabeschiene (INB) – 16 Übertragungsleitungen, über welche Daten von einer Ein-/Ausgabe-Einheit zum Rechner geleitet werden.

Adresschiene (ADB) – 10 Leitungen, die für die Adressierung benötigte Informationen an eine periphere Einheit übertragen. Bits 7–10 geben die vom E/A-Befehl auszuführende Funktion an, Bits 11–16 bestimmen die zu verwendende E/A-Einheit.

Schrittzähler (SC) – 6-Bit-Zähler, der die Zeitgebung für bestimmte Befehle, wie z. B. „Verschieben“ und „Normalisieren“, überwacht.

Indexregister (X) – 16-Bit-Register für Adressenänderungen. Jeder an die Speicherstelle bzw. Adresse ϕ im Kernspeicher gerichtete Befehl ist gleichzeitig auch an das Indexregister gerichtet.

C-Bit (C) – Flip-Flop-Schaltung, die einen Überlauf bei arithmetischen Befehlen anzeigt. Wird auch bei Verschiebe-Befehlen verwendet.

BEDIENUNG



Das Programmierpult des DDP-516 ist durch ein 3 m langes Kabel mit der Zentraleinheit verbunden und kann so aufgestellt werden, daß der Bediener bequem Zugang zur Konsole hat.

Die Bauweise des DDP-516 ist auf hohe Leistungsfähigkeit und einfache Bedienung ausgerichtet. Die Steuerung ist flexibel gehalten und wird durch eine Vielzahl von Sichtanzeigen erleichtert. Eingebauter Spannungsausfallschutz und leichte Wartung sind ebenfalls Kennzeichen einer durchdachten Konstruktion.

Funktionen des Programmierpults – Das Programmierpult enthält alle notwendigen Bedienelemente zur Steuerung, Prüfung und eventuellen „off-line“ Programmierung des Rechners. Durch Niederdrücken des entsprechenden Schalters erfolgt eine binäre Sichtanzeige des Inhalts von A- und B-Register, Indexregister, Befehlsfolgeregister sowie des M-Registers, aller internen Zählwerke und der Flip-Flop-Zustandsanzeigen in binärer Form. Der Inhalt der Register oder der Kernspeicherstellen kann über das Programmierpult gelöscht und/oder geändert werden. (Die Speicherstellen 1–15 enthalten Programmladebefehle und können nur manuell geladen werden.)

Die Steuerfunktionen des Programmierpults umfassen die Auswahl des Operationsmodus und bestimmen über Kernspeicherzugriff, Durchführung von Einzelbefehlen oder fortlaufende Verarbeitung. Außerdem sind vier Abfrageschalter für die Programmsteuerung und ein Schalter zur Verhinderung einer Unterbrechung der Verarbeitung bei Spannungsausfall vorhanden.

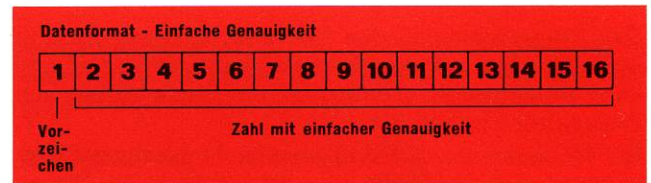
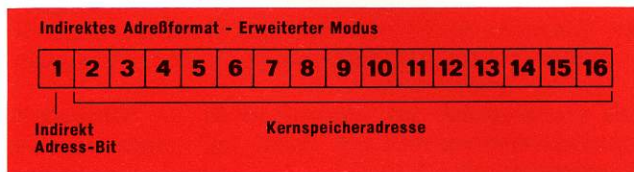
Außer dem Programmierpult verfügt der DDP-516 über eine Fernschreibmaschine mit eingebautem Lochstreifenleser und -stanzer. Für die Fernschreibereinheit stehen die Modelle ASR-33 und ASR-35 zur Auswahl. Beim Austesten von Programmen wird diese E/A-Einheit zum wichtigsten Steuerungsinstrument für alle vom Programmierer vorzunehmenden Operationen. Die

Fernschreibereinheit kann auch „off-line“ zur Vorbereitung, Doppelung oder zum Listen von Programmbändern verwendet werden.

Spannungsausfallschutz – Die Standardausführung des DDP-516-Kernspeichers ist gegen Wechselspannungsausfall geschützt. Der Kernspeicher wird automatisch abgeschaltet, ohne daß Daten zerstört werden. Außerdem tritt bei Spannungsausfall eine Unterbrechung der Verarbeitung ein, die eine Speicherung des Registerinhalts im Kernspeicher gestattet, bevor dieser abgeschaltet wird.

WORTFORMATE

16-Bit-Daten und Adreßwort-Darstellungen



DATENDARSTELLUNG UND ADRESSIERUNG

Sektoradressierung (1 Wort pro Befehl) — Ist das Sektorbit eine Eins, so bezieht sich der Adreßteil des Befehls auf denselben Sektor wie der vom Befehlsfolgeregister adressierte Sektor.

Ist das Sektorbit Null, so bezieht sich der Adreßteil des Befehls auf den Sektor Null. (**Anm.:** die Möglichkeit des Speicherschutzes schließt eine Neuordnung des Sektors ϕ durch das entsprechende Register ein. Ist das Sektorbit Null, so bezieht sich der Befehl auf den Sektor, dessen Adresse in diesem Neuordnungsregister steht).

Indirekte Adressierung — Ist eine indirekte Adressierung erforderlich, so wird angenommen, daß sich die effektive Adresse in der vom Adreßteil des Befehls und von der gewünschten Speicheradresse bezeichneten Speicherstelle befindet. Befindet sich in einer Speicherstelle, die durch den Adreßteil einer Instruktion und durch die vorgesehene Sektoradresse bestimmt ist, ein weiterer indirekter Befehl, so wird ein neuer indirekter Adressierungszyklus eingeleitet. Diese Ketten von indirekten Adressen können beliebig bei allen Befehlen fortgesetzt werden, die eine indirekte Adressierung erlauben. Für jeden indirekten Adressierungszyklus sind zusätzliche 0,96 Mikrosekunden zur Befehlsausführung erforderlich.

Indexierung — Ist das Indexbit gesetzt, wird der Inhalt des Indexregisters der effektiven Befehlsadresse hinzuaddiert, um eine neue effektive Adresse zu erhalten. Ist in einem Befehl Indexierung angegeben, so erfolgt sie vor einer eventuellen indirekten Adressierung. Ist Indexierung in einer indirekten Adresse angegeben, so erfolgt sie vor einer weiteren indirekten Adressierung. Bei Indexierung ist keine zusätzliche Zeit für die Befehlsausführung erforderlich.

Erweiterungsmodus — Anlagen mit 24 K oder 32 K Worten Kernspeicher sind mit einer Modul-Umschalt-

logik ausgerüstet, wodurch ein Erweiterungsmodus geschaffen wird. In diesem Modus umfaßt das indirekte Adreßformat 15 Bits zur Adressierung des 32 K-Kernspeichers; Indexierung ist jeweils in dem Befehl angegeben und erfolgt nach der indirekten Adressierung.

Festkomma-Arithmetik — Die Daten werden in Zweierkomplementform dargestellt, wobei das Vorzeichen in der höchstwertigen Bitposition angegeben ist, gefolgt von 15 Datenbits. Die Festkommawerte mit einfacher Genauigkeit erstrecken sich von $-32\,768$ bis $+32\,767$. Während dies für die meisten Anwendungsbereiche genügt, bietet der DDP-516 sowohl für die Hardware als auch für die Software doppelte Genauigkeit für Kunden, die mit 30-Bit-Genauigkeit arbeiten müssen. Nachstehend typische Zeitwerte für doppelte Genauigkeit:

Addieren (Hardware)	2,88 μ s
Addieren (Subroutine)	36, μ s

Alle im DDP-516 ausgeführten arithmetischen Operationen liefern automatisch das richtige Vorzeichen. Bei Überlauf wird die C-Bit-Anzeige gesetzt.

Gleitkomma-Arithmetik — Die Programmbibliothek des DDP-516 enthält zahlreiche mit Gleitkomma sowie mit einfacher und doppelter Genauigkeit arbeitende Routinen. Diese vielseitig verwendbaren Routinen verfügen über große Arbeitsgeschwindigkeit und bieten auf Grund ihrer Flexibilität die Möglichkeit, 7- oder 12stelliger Genauigkeit für einem Zahlenbereich von 10^{-38} bis 10^{+38} .

BEFEHLSKATALOG

Befehlsart	Mnemonische Bezeichnung	Ausführungszeit (μ s)	Funktion des Befehls
Laden und Speichern	LDA	1,92	A laden (Load A)
	LDX	2,88	Index laden (Load Index)
	IMA	2,88	Kernspeicher und A austauschen (Interchange Memory and A)
	IAB	0,96	A und B austauschen (Interchange A and B)
	CHA	0,96	A löschen (Clear A)
	STA	1,92	A speichern (Store A)
	STX	1,92	Index speichern (Store Index)
Arithmetik	ADD	1,92	Addieren (Add)
	SUB	1,92	Subtrahieren (Subtract)
	IRS	2,88	Erhöhen und ersetzen und überspringen (Increment, Replace and Skip)
	AOA	0,96	Eins zu A addieren (Add One to A)
Steuerung	SSP	0,96	Pluszeichen setzen (Set Sign Plus)
	SSM	0,96	Minuszeichen setzen (Set Sign Minus)
	SMK	1,92	Maske aufbauen (Set Mask)
	CMA	0,96	Komplement von A bilden (Complement A)
	CSA	0,96	Vorzeichen kopieren und Pluszeichen setzen (Copy Sign and Set Sign Plus)
	ACA	0,96	C zu A addieren (Add C to A)
	SCB	0,96	C setzen (Set C)
	RCB	0,96	C löschen (Reset C)
	HLT	0,96	Halt (Halt)
	NOP	0,96	Keine Operation (No Operation)
	ENB	0,96	Programmunterbrechung ermöglichen (Enable Program Interrupt)
	INH	0,96	Programmunterbrechung verhindern (Inhibit Program Interrupt)
	TCA	1,44	Zweierkomplement von A bilden (Two's Complement A)
	CHS	0,96	Vorzeichen Komplement A (Complement A Sign)
Ein-/Ausgabe	OCP	1,92	Ausgabe-Steuerimpuls (Output Control Pulse)
	SKS	1,92	Überspringen, wenn Meldeleitung aktiviert (Skip if Ready Line Set)
	INA	1,92	Eingabe für A (Input to A)
	INK	0,96	Eingabeschlüssel (Input Keys)
	OTA	1,92	Ausgabe von A (Output from A)
	OTK	1,92	Ausgabeschlüssel (Output Keys)
	Byte-Verarbeitung	ICA	0,96
ICL		0,96	Austauschen/Linke Hälfte von A löschen (Interchange/Clear Left Half of A)
ICR		0,96	Austauschen /Rechte Hälfte von A löschen (Interchange/Clear Right Half of A)
CAL		0,96	Linke Hälfte löschen (Clear Left Half)
CAR		0,96	Rechte Hälfte löschen (Clear Right Half)

Befehlsart	Mnemonicische Bezeichnung	Ausführungszeit (μs)	Funktion des Befehls
Logik	ANA	1,92	Logisches UND (Logic AND)
	ERA	1,92	Exklusives ODER (Exclusive OR)
Verschieben	LGL	0,96 + 48 n	Logische Links-Verschiebung (Logical Left Shift)
	LGR	0,96 + 48 n	Logische Rechts-Verschiebung (Logical Right Shift)
	ALR	0,96 + 48 n	Logische Links-Rotation (Logical Left Rotate)
	ARR	0,96 + 48 n	Logische Rechts-Rotation (Logical Right Rotate)
	ALS	0,96 + 48 n	Arithmetische Links-Verschiebung (Arithmetic Left Shift)
	ARS	0,96 + 48 n	Arithmetische Rechts-Verschiebung (Arithmetic Right Shift)
	LLL	0,96 + 48 n	Lange log. Links-Verschiebung (Long Left Logical Shift)
	LRL	0,96 + 48 n	Lange log. Rechts-Verschiebung (Long Right Logical Shift)
	LLR	0,96 + 48 n	Lange Links-Rotation (Long Left Rotate)
	LRR	0,96 + 48 n	Lange Rechts-Rotation (Long Right Rotate)
	LLS	0,96 + 48 n	Lange arithmetische Links-Verschiebung (Long Arithmetic Left Shift)
	LRS	0,96 + 48 n	Lange arithmetische Rechts-Verschiebung (Long Arithmetic Right Shift)
	Verzweigungsbedingungen	JMP	0,96
JST		2,88	Springen und Adresse Speichern (Jump and Store Location)
CAS		2,88	Vergleichen (3fach) (Compare)
SKP		0,96	Unbedingtes Überspringen (Unconditional Skip)
SPL		0,96	Überspringen, wenn A = Plus (Skip if A Plus)
SMI		0,96	Überspringen, wenn A = Minus (Skip if A Minus)
SZE		0,96	Überspringen, wenn A = Null (Skip if A Zero)
SNZ		0,96	Überspringen, wenn A nicht Null (Skip if A Not Zero)
SLZ		0,96	Überspringen, wenn (A16) Null (Skip if [A16] Zero)
SLN		0,96	Überspringen, wenn (A16) Eins (Skip if [A16] One)
SSC		0,96	Überspringen, wenn C gesetzt (Skip if C Set)
SRC		0,96	Überspringen, wenn C gelöscht (Skip if C Reset)
SS 1		0,96	Überspringen, wenn Abfrageschalter 1 gesetzt (Skip if Sense Switch# 1 Set)
SS 2		0,96	Überspringen, wenn Abfrageschalter 2 gesetzt (Skip if Sense Switch# 2 Set)
SS 3		0,96	Überspringen, wenn Abfrageschalter 3 gesetzt (Skip if Sense Switch# 3 Set)
SS 4		0,96	Überspringen, wenn Abfrageschalter 4 gesetzt (Skip if Sense Switch# 4 Set)
SR 1		0,96	Überspringen, wenn Abfrageschalter 1 gelöscht (Skip if Sense Switch# 1 Reset)
SR 2		0,96	Überspringen, wenn Abfrageschalter 2 gelöscht (Skip if Sense Switch# 2 Reset)
SR 3		0,96	Überspringen, wenn Abfrageschalter 3 gelöscht (Skip if Sense Switch# 3 Reset)
SR 4		0,96	Überspringen, wenn Abfrageschalter 4 gelöscht (Skip if Sense Switch# 4 Reset)
SSR		0,96	Überspringen, wenn kein Abfrageschalter gesetzt (Skip if No Sense Switch Set)
SSS		0,96	Überspringen, wenn ein Abfrageschalter gesetzt (Skip if Any Sense Switch Set)

